

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 62-095049

(43)Date of publication of application : 01.05.1987

(51)Int.Cl.

H04L 11/20

(21)Application number : 60-235849

(71)Applicant : NIPPON TELEGR &amp; TELEPH CORP &lt;NTT&gt;

(22)Date of filing : 22.10.1985

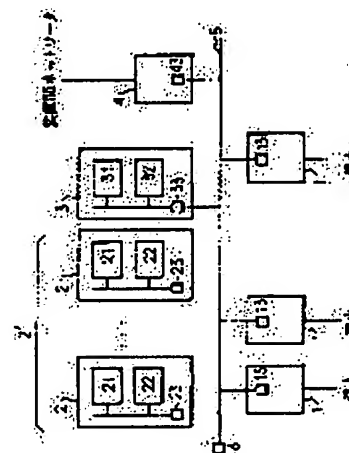
(72)Inventor :  
AKAIKE TAKESHI  
NAGASAWA MICHIO  
TAKAMI KAZUMASA

## (54) PACKET PROCESSING SYSTEM IN MULTI-PROCESSOR TYPE PACKET PROCESSOR

## (57)Abstract:

PURPOSE: To execute easily management by constituting the titled processor so that a processor for controlling a call and a processor for processing data transfer are separated from each other, and providing necessary information for controlling call connection, on only the call control processor.

CONSTITUTION: The titled processor is constituted by separating a processor 3 for controlling a call and a processor 2 for processing data transfer from each other. Accordingly, information required for controlling call connection can be provided on only the call control processor 3, the quantity of memories is decreased, and also subscriber information, etc. can be managed easily. Also, by allocating a processor for executing data transfer processing of a virtual call by the call control processor 3 when setting a call, in accordance with a traffic state in the packet processor, a packet processing load of the processor is dispersed, and the packet processing capacity can be improved.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A)

昭62-95049

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)5月1日

H 04 L 11/20

1 0 2

A-7117-5K

審査請求 未請求 発明の数 1 (全10頁)

⑮ 発明の名称 マルチプロセッサ形パケット処理装置におけるパケット処理方式

⑯ 特 願 昭60-235849

⑰ 出 願 昭60(1985)10月22日

⑱ 発 明 者 赤 池 武 志 武蔵野市緑町3丁目9番11号 日本電信電話株式会社通信  
網第一研究所内⑲ 発 明 者 永 沢 道 夫 武蔵野市緑町3丁目9番11号 日本電信電話株式会社通信  
網第一研究所内⑳ 発 明 者 高 見 一 正 武蔵野市緑町3丁目9番11号 日本電信電話株式会社通信  
網第一研究所内

㉑ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

㉒ 代 理 人 弁理士 玉蟲 久五郎 外2名

## 明 細 書

1 発明の名称 マルチプロセッサ形パケット処理  
装置におけるパケット処理方式

## 2. 特許請求の範囲

加入者端末を収容し、加入者端末から到来するパケットの論理チャネル番号の識別および呼制御用パケットとデータ転送用のパケットの分類を行なう複数個の回線対応部と、

呼接続制御に必要な加入者情報およびルーティング情報を配備し、呼制御用パケットの処理を行なう複数個の呼制御プロセッサと、

データ転送用パケットの処理を行なう複数個のデータ転送処理プロセッサと、

上記回線対応部と上記呼制御プロセッサと、上記データ転送処理プロセッサとを接続するバスと、を具備し、

呼設定時には

発側回線対応部は発呼加入者端末から到来した

呼制御用パケット(発呼要求パケット)を上記のバスを経由して、予め定められた呼制御プロセッサに送信し、

該呼制御プロセッサは、データ転送処理プロセッサをそのトラヒック状況に応じて選択し、また、上記の呼制御用パケットに設定された相手端末アドレス情報に従い、着加入者端末を収容する着側回線対応部と着側論理チャネル番号を決定し、発側回線対応部番号および発側論理チャネル番号と着側回線対応部番号および着側論理チャネル番号との対応表を上記呼制御プロセッサの呼制御メモリに格納し、さらに該対応表を上記呼制御プロセッサにより選択された上記データ転送処理プロセッサに通知し、

該データ転送処理プロセッサは通知された上記の対応表を該データ転送処理プロセッサの呼制御メモリに格納し、

さらに、上記呼制御プロセッサは着側回線対応部に選択された上記データ転送処理プロセッサの番号を通知し、かつ着側論理チャネル番号を設定

した呼制御用パケット(着呼パケット)を転送し、  
着側回線対応部は、着側論理チャネル番号対応の呼制御メモリに該データ転送処理プロセッサ番号を格納し、着加入者端末に呼制御用パケット(着呼パケット)を送信し、着加入者端末から呼制御用パケット(着呼受付パケット)を受信するとこれを上記の予め定められた呼制御プロセッサに転送し、

さらに、該呼制御プロセッサは呼制御用パケット(発呼要求パケット)受信時に作成した呼制御メモリ内の上記の対応表に従い発側回線対応部番号と発側論理チャネル番号とを求め発側回線対応部に該呼制御プロセッサが選択したデータ転送処理プロセッサ番号を通知し、かつ呼制御用パケット(接続完了パケット)を転送し、

さらに、発側回線対応部は発側論理チャネル対応の呼制御メモリに上記のデータ転送処理プロセッサ番号を格納し、呼制御用パケット(接続完了パケット)を発加入者端末に転送し、

呼設定完了後は、

#### 〔従来の技術〕

従来のパケット処理装置は、単一のプロセッサによりデータ転送処理と呼接続制御処理を実行し、複数回線の数十Kビット/秒以下の回線を制御する、単一プロセッサ方式により構成されてきた。

#### 〔発明が解決しようとする問題点〕

しかし、数十Mビット/秒以上の高速回線を收容し、データに加えて音声・動画像等のパケット通信をも提供するマルチメディアパケット通信においては、端末あたり最大100パケット/秒以上のパケットが流れると予想され、従来の構成でこれらのパケット処理を行うには、数十MIPS以上のプロセッサの演算速度が要求される。このようなプロセッサにより交換機を構成すると、非常に高価なものとなり不経済である。一方、従来と同程度の処理能力のプロセッサで上記のような回線を收容するためには、プロセッサあたりの收容回線数を削減してプロセッサの処理負荷を軽減する必要があるが、1台のパケット処理装置あたりの収

容側または受側回線対応部は、データ転送用パケットを受信すると、発側または着側の論理チャネル番号対応にその呼制御メモリに格納しているデータ転送処理プロセッサ番号を索引し、該データ転送処理プロセッサにデータ転送用パケットを直接に転送し、

データ転送処理プロセッサでは、受信した上記データ転送用パケットの処理を行ない、該プロセッサの呼制御メモリに格納された対応表に従い、発側または着側の回線対応部に該パケットを直接に転送することを特徴とするマルチプロセッサ形パケット処理装置におけるパケット処理方式。

#### 発明の詳細な説明

##### 〔産業上の利用分野〕

本発明はパケット形式のデータの交換を行うパケット交換機に関し、特にバーチャルコール毎の負荷分散を図るマルチプロセッサ形パケット処理装置の制御方式に関するものである。

容回線数が減少することにより、パケット処理装置間のパケット転送が増加し、このような装置間通信のための処理負荷が増大するという問題がある。

そこで装置間通信のための処理負荷を削減するために、パケット処理装置内に呼処理プロセッサを複数配備して入力トラヒックを各プロセッサに分散させる、マルチプロセッサ形の構成とすることが考えられる。

第6図は従来のマルチプロセッサ形パケット処理装置の一例のブロック図である。図において1A、2A～3Aはそれぞれ呼処理プロセッサ、4A、5A～6Aはそれぞれ回線対応部、8は上記各プロセッサ1A～3A、および回線対応部4A、5A～6Aを接続するバス、a～cは加入者線、α、βはそれぞれ異つたバーチャルコールに属するパケットの転送経路を示す。

この構成では、第6図に示すように、呼処理プロセッサと回線が必ずしも固定されず、例えば回線aから入ってきたパケットは回線対応部でバー

チャルコールごとに振り分けられ、パケット $\alpha$ は呼処理プロセッサ1Aにおいて処理され、またパケット $\beta$ は呼処理プロセッサ2Aにおいて処理される。しかし、このような方式では呼接続制御のために必要となる加入者情報やルーティング情報を全てのプロセッサが管理する必要があり、多くのメモリを必要とすることや、これらの情報を更新するためには全ての呼処理プロセッサに通知する必要があり、処理が膨大になる等の問題がある。また、各回線対応部では、到来するパケットをパケット処理装置内のトラヒック状況に応じて各プロセッサに振り分けるための手段が必要となる。

これを要約すれば、従来の技術に従えば

単一プロセッサで高速回線を多数収容するためには高能力なプロセッサが必要になり、コストが高くなる。

従来と同程度の処理能力のプロセッサで高速回線の収容を実現するためには、プロセッサ当たりの収容回線数を減らす必要があり、パケット処理装置を単一プロセッサ構成とした場合にはパケッ

データ転送用パケットの処理を行なう複数のデータ転送処理プロセッサと、

上記回線対応部と上記呼制御プロセッサと、上記データ転送処理プロセッサとを接続するバスと、を具備し、

呼設定時には

着側回線対応部は発呼加入者端末から到来した呼制御用パケット(発呼要求パケット)を上記のバスを経由して、予め定められた呼制御プロセッサに送信し、

該呼制御プロセッサは、データ転送処理プロセッサをそのトラヒック状況に応じて選択し、また、上記の呼制御用パケットに設定された相手端末アドレス情報に従い、着加入者端末を収容する着側回線対応部と着側論理チャネル番号を決定し、発側回線対応部番号および発側論理チャネル番号と着側回線対応部番号および着側論理チャネル番号との対応表を上記呼制御プロセッサの呼制御メモリに格納し、さらに該対応表を上記呼制御プロセッサにより選択された上記データ転送処理プロセ

ッサに通知し、

該データ転送処理プロセッサは通知された上記の対応表を該データ転送処理プロセッサの呼制御メモリに格納し、

さらに、上記呼制御プロセッサは着側回線対応部に選択された上記データ転送処理プロセッサの番号を通知し、かつ着側論理チャネル番号を設定した呼制御用パケット(着呼パケット)を転送し、

着側回線対応部は、着側論理チャネル番号対応の呼制御メモリに該データ転送処理プロセッサ番号を格納し、着加入者端末に呼制御用パケット(着呼受付パケット)を受信するとこれを上記の予め定められた呼制御プロセッサに転送し、

【問題点を解決するための手段】

本発明によれば、上記の問題点は、

加入者端末を収容し、加入者端末から到来するパケットの論理チャネル番号の識別および呼制御用パケットとデータ転送用のパケットの分類を行なう複数の回線対応部と、

呼接続制御に必要な加入者情報およびルーティング情報を配備し、呼制御用パケットの処理を行なう複数の呼制御プロセッサと、

さらに、該呼制御プロセッサは呼制御用パケット(発呼要求パケット)受信時に作成した呼制御メモリ内の上記の対応表に従い発側回線対応部番号と発側論理チャネル番号とを求め発側回線対応部に該呼制御プロセッサが選択したデータ転送処

理プロセッサ番号を通知し、かつ呼制御用パケット（接続完了パケット）を送信し、

さらに、発側回線対応部は発側論理チャネル対応の呼制御メモリに上記のデータ転送処理プロセッサ番号を格納し、呼制御用パケット（接続完了パケット）を発加入者端末に送信し、

呼設定完了後は、

発側または受側回線対応部は、データ転送用パケットを受信すると、発側または着側の論理チャネル番号対応にその呼制御メモリに格納しているデータ転送処理プロセッサ番号を索引し、該データ転送処理プロセッサにデータ転送用パケットを直接に送信し、

データ転送処理プロセッサでは、受信した上記データ転送用パケットの処理を行ない、該プロセッサの呼制御メモリに格納された対応表に従い、発側または着側の回線対応部に該パケットを直接に送信することを特徴とするマルチプロセッサ形パケット処理装置におけるパケット処理方式によつて解決される。

あれば呼制御プロセッサに送信し、データ転送用パケットであれば呼制御メモリを参照して、定められたプロセッサに送信することにより、バーチャルコール毎のパケットの振り分けを実現する。

#### 〔実施例〕

以下、本発明の実施例を図面について説明する。

第1図に本発明におけるパケット処理装置の構成を示す。図において1は回線対応部(LU)、2はデータ転送処理プロセッサ(DTP)、3は呼制御プロセッサ(CNP)、4は装置間インタフェース部(IFU)、5は上記各装置を結合するバス、6はバス競合制御装置、21はデータ転送処理プロセッサのCPU、22はデータ転送処理プロセッサのメモリ、31は呼制御プロセッサのCPU、32は呼制御プロセッサのメモリ、13、23、33及び43はバスインタフェース装置である。

第2図は各装置における接続情報の配備方式を示し、11は各回線対応部1の持つ呼制御メモリ、221はデータ転送処理プロセッサ2の呼制御メモ

#### 〔作用〕

本発明は、マルチプロセッサ形のパケット処理装置において呼制御用のプロセッサとデータ転送処理用のプロセッサとを分離した構成とし、呼接続制御のために必要な情報は呼制御プロセッサのみに配備することにより管理を容易にしたものである。

また、呼設定時に呼制御プロセッサが該バーチャルコールのデータ転送処理を行うプロセッサをパケット処理装置内のトラヒック状況に応じて割り当てることにより、プロセッサのパケット処理負荷の分散を図り、収容回線数を減らすことなく高速で高トラヒックのパケット通信回線を収容できるようにしたものである。

なお本発明においては各回線対応部は、パケットタイプ及び論理チャネル番号の識別機能を持ち、呼設定時に割り当てられたデータ転送処理プロセッサの識別番号を記憶するための呼制御メモリを配備し、到来したパケットが呼制御用パケットであり、321は呼制御プロセッサ3の呼制御メモリ、322はパケット処理装置内のデータ転送処理プロセッサ2のトラヒック状況を観測するために呼制御プロセッサ3内に設けられたバーチャルコール数カウンタ、41は装置間インタフェース部4の呼制御メモリである。

回線対応部1は、複数個設けられ、それぞれ加入者回線に対する回線制御処理を行い、更に受信パケットが呼制御用パケット（例えばCCITT勧告X.25ではCR、CA、CQパケット等）であるかデータ転送用パケット（例えばCCITT勧告X.25ではDT、RR、RNRパケット等）であるかを識別し、呼制御用パケットの場合には予め定められた呼制御プロセッサ3へパケットを送信する。データ転送用パケットの場合には更に論理チャネルを識別し、呼制御メモリ11から、呼設定時に上記呼制御プロセッサ3が選択したデータ転送処理プロセッサ2を索引し、該プロセッサへパケットを送信する。ここで論理チャネル番号とは、同一回線上で複数の呼を識別するために呼ごとに付

与される番号である。また、各回線対応部1には予め識別番号(以下、回線対応部番号とよぶ)が付与されている。

呼制御プロセッサ3も複数個設けられ、それぞれ呼接続制御処理を行い、呼設定時にはメモリ内のバーチャルコール数カウンタを参照して、プロセッサ群2'の中から、その使用状況に応じて呼設定後のデータ転送処理を行う1つのデータ転送処理プロセッサ2を選択し、発側回線対応部番号及び発側論理チャネル番号と、着側回線対応部番号及び着側論理チャネル番号(以下、発側回線対応部番号及び発側論理チャネル番号と、着側回線対応部番号及び着側論理チャネル番号とを組み合わせ、接続情報と呼ぶ)を該データ転送処理プロセッサ2に通知し、着側及び発側の回線対応部に対しては該データ転送処理プロセッサの識別番号(以下、プロセッサ番号と呼ぶ)を、着呼パケット及び接続完了パケットの転送と同時に通知する。

呼制御メモリ11は回線対応部1に設けられ、呼設定時に着呼パケットまたは接続完了パケット

番号DTPNを格納する。また、バーチャルコール数カウンタ322は呼制御プロセッサ3のメモリ32内に設けられ、各データ転送処理プロセッサに割り当てられているバーチャルコール数VCCTを表示する。

回線対応部1、プロセッサ2,3及び装置間インタフェース部4はバス5を介して情報及びパケットの転送を行う。バスに対する送受信制御は、各装置内のバスインタフェース13,23,33,43で行われる。バス競合制御装置6は、例えばアービタ制御回路、ポーリング制御回路により構成される。第3図は第1図の実施例におけるアービタ方式のバス接続制御方式の接続図でこのアービタ方式を例に第1図のバス上の通信動作を説明する。第3図はバス競合制御をアービタ方式で行う場合のバス接続形態を示し、101は回線対応部A(LU-A)、102はデータ転送処理プロセッサB(DTP-B)、103はバス競合制御装置(アービタ)、104はアドレスバス、105はデータバス、106は同期バス、107,107'は信号線である。バス競合制御

と共に呼制御プロセッサ3から送られたデータ転送処理プロセッサ番号DTPNを、該パケットの論理チャネル番号に対応するアドレスに格納する。呼制御メモリ221は、データ転送処理プロセッサのメモリ22内に設けられ、呼設定時に呼制御プロセッサ3から通知された接続情報に基づいて、発側回線対応部の発側論理チャネル番号SLCNに対応するアドレスに着側回線対応部番号DLUNと着側論理チャネル番号DLCNを、また着側回線対応部の着側論理チャネル番号DLCNに対応するアドレスに発側回線対応部番号SLUNと発側論理チャネル番号SLCNを格納する。呼制御メモリ321は呼制御プロセッサ3のメモリ32内に設けられ、呼設定時に発側回線対応部の発側論理チャネル番号SLCNに対応するアドレスに着側回線対応部番号DLUNと着側論理チャネル番号DLCN及びデータ転送処理プロセッサ番号DTPNを、また着側回線対応部の論理チャネル番号DLCNに対応するアドレスに発側回線対応部番号SLUNと発側論理チャネル番号SLCN及びデータ転送処理プロセッサ

装置103には、各装置からの信号線107,107'等が接続され、各装置からの送信要求の競合制御を行う。バス競合制御装置103は更に、アドレスバス104、データバス105上の通信の同期をとるための同期バス106に同期信号を供給する。各装置は競合制御を受けた後、アドレスバス104で相手装置を指定し、データバス105で情報の転送を行う。たとえば第3図において、回線対応部101(LU-A)からデータ転送処理プロセッサ102(DTP-B)に対してパケットを転送する場合、回線対応部101(LU-A)は信号線107に送信要求信号を出す。バス競合制御装置103では送信要求信号を受け取ると、バスが使用可能であれば、送信要求が出されているすべての装置の中から1つを選び、その装置に対してのみ、送信受付信号を出す。回線対応部101(LU-A)は送信受付信号を受けると送信要求信号を出し続け、送信受付信号を受けるとアドレスバス104上にデータ転送処理プロセッサ102(DTP-B)に対応するアドレス情報を送出し、該データ転送処理プロセッサ102(DTP-B)

からの受付信号が返るのを待つ。データ転送処理プロセッサ102(DTP-B)ではアドレスバス上の情報を常に監視しており、自アドレスが送信されていることを検出すると、自プロセッサ内に受信可能な場合は、受付信号を返送する。受付信号が返ると、回線対応部101(LU-A)ではデータバス105上にパケットを送出し、データ転送処理プロセッサ102(DTP-B)ではそれを自プロセッサ内に取り込む。データ転送処理プロセッサ102(DTP-B)はデータの終了を判定すると受信完了信号を送出し、回線対応部101(LU-A)は受信完了信号を確認すると、信号線107に送信終了信号を出して、送信の終了をバス観測制御装置103に通知する。

以下、本発明におけるパケット処理装置(第1図の実施例)の動作を、端末～端末間の通信を例に第4図に沿って説明する。第4図は、本発明によるパケット処理装置PPUの動作を説明するための端末～端末間の通信シーケンス例を示す。

第4図に示すパケット処理装置PPUにおいて、

を判定すると、予め定められた呼制御プロセッサCNP宛に、バスを介して該パケットを転送する。該呼制御プロセッサCNPはこのパケット(CR)中の相手端末アドレス情報から着側回線対応部と着側論理チャネルを選択する。更に該呼制御プロセッサCNPは、該プロセッサのメモリ内のバーチャルコール数カウンタ322を参照し、各データ転送処理プロセッサ(DTP)の使用状況に応じて呼設定後のデータ転送処理を行うプロセッサを決定し、該プロセッサ(たとえばDTP+1)に、発側の回線対応部番号及び発側論理チャネル番号と、着側の回線対応部番号及び着側論理チャネル番号と(接続情報)をバス5を介して通知する。また、呼制御プロセッサCNPは着側の回線対応部LU-Bに対しては、着呼パケット(CN)に着側論理チャネル番号を設定し、割り当てたデータ転送処理プロセッサ番号(+1)を付与してバス5を介して転送する。回線対応部LU-Bは端末Bに着呼パケット(CN)を送信し、端末Bから着呼受付パケット(CA)を受信すると、それを呼制御プロセッサCNPにバ

LU-Aは端末Aを収容する回線対応部、LU-Bは端末Bを収容する回線対応部を示す。パケット処理装置PPU(第1図に対応)の中の呼制御プロセッサ(CNP)、データ転送処理プロセッサ(DTP+1)及び回線対応部(LU-A、LU-B)は、バス5によつて結合されているとする。CRは発呼要求パケット、CNは着呼パケット、CAは着呼受付パケット、CCは接続完了パケット、DTはデータパケット、CQは復旧要求パケット、CIは切断指示パケット、CFは切断確認パケットである。また、CN(+1)、CC(+1)はそれぞれ呼制御プロセッサによつて割り当てられたデータ転送処理プロセッサ番号を付与した、着呼パケット、接続完了パケットを示す。

次にその動作シーケンスを説明する。

〔呼設定時〕

第4図において回線対応部LU-Aに端末Aから発呼要求パケットCRが到着すると該回線対応部LU-Aではレベル2処理を行つた後、パケットタイプの識別を行い、呼制御用パケットであること

ス5を介して転送する。該呼制御プロセッサ<sup>(CNP)</sup>では着呼受付パケット(CA)を受け取ると、接続完了パケット(CC)に発側論理チャネル番号を設定し、データ転送処理プロセッサ番号(+1)を付与して回線対応部LU-Aに転送し、またデータ転送処理プロセッサDTP+1に対して通信開始を通知する。回線対応部LU-Aは、端末Aに接続完了パケット(CC)を送信する。

〔データ転送時〕

回線対応部LU-Aは、端末Aからデータ転送用パケット(例えばDTパケット)を受信すると、そのパケットの論理チャネル番号を識別し、呼制御メモリ11を参照して、その呼に割り当てられたデータ転送処理プロセッサ(DTP+1)に呼制御プロセッサCNPを介することなく、バス5を介して上記パケットを直接に転送する。データ転送処理プロセッサDTP+1ではデータ転送処理を行うと共に、呼制御メモリ221から出回線の回線対応部番号および出回線での論理チャネル番号を索引し、パケットにその論理チャネル番号を設定して、

呼制御プロセッサCNPを介することなく該当する回線対応部LU-Bへ直接に転送し、該回線対応部LU-Bは相手端末Bへパケット(DT)を送信する。またデータ転送処理プロセッサDTP-#1では、端末B側にパケット(CN)を送つた後呼制御プロセッサCNPより通信開始通知を受けるまでの間に端末B側から端末A側へのデータ転送用パケット(DT)が送られてきた場合は、呼制御プロセッサCNPから通信開始通知を受けるまで自プロセッサのメモリ内にそのパケットを保留し、通信開始通知を受けるとただちに端末A側へ送出する。

#### 〔呼切断時〕

呼切断処理も呼設定処理と同様に、呼制御プロセッサCNPを介して行われる。たとえば、端末Aから復旧要求パケット(CQ)が送出された場合、回線対応部LU-Aではパケットタイプを識別し、呼制御用パケットであることから呼制御プロセッサCNPへバス5を介してパケットを転送する。該呼制御プロセッサCNPではデータ転送処理プロセッサDTP-#1へ切断通知を送り、同時に切断指示

(5,5')構成として、パケットのヘッダ部とデータ部を分離してデータ部はデータ転送バス5'により共通のデータメモリCMに格納し、ヘッダ部のみをプロセッサバス5によりプロセッサに転送してパケット処理を行う方式において、プロセッサバス5に複数のプロセッサを結合して、本発明による処理方式を適用することができる。

#### 〔発明の効果〕

本発明では、マルチプロセッサ形のパケット処理装置において、呼制御用のプロセッサとデータ転送処理用のプロセッサとを分離した構成とすることにより、呼接続制御のために必要な情報は呼制御プロセッサのみに配備でき、メモリ量が少なくなり、更に加入者情報等の管理が容易になる利点がある。また、呼設定時に呼制御プロセッサで該バーチャルコールのデータ転送処理を行うプロセッサをパケット処理装置内のトラヒック状況に応じて割り当てることにより、プロセッサのパケット処理負荷の分散を図り、パケット処理能力が

パケット(CI)を回線対応部LU-Bに転送する。データ転送処理プロセッサDTP-#1は切断通知を受けると、該当する論理チャネルを解放状態にする。回線対応部LU-Bは呼制御プロセッサCNPより切断指示パケット(CI)を受けると、それを端末Bへ送信し、端末Bより切断確認パケット(CF)を受信すると、該当論理チャネルを解放状態にして呼制御プロセッサCNPに切断確認パケット(CF)を転送する。呼制御プロセッサCNPでは切断確認パケット(CF)を回線対応部LU-Aに転送すると共に、メモリ32内のバーチャルコール数カウンタ322の該当プロセッサ番号に対応するカウンタを1つ減算する。回線対応部LU-Aでは切断確認パケット(CF)を端末Aに送信し、該当論理チャネルを解放状態にする。

以上の動作により、パケット処理が行われる。また、回線対応部のかわりに装置間インタフェース部を指定することにより、他のパケット処理装置または中継装置への転送も行うことができる。更に、第5図のようにパケット処理装置を2バス

向上できる利点がある。

#### 4.図面の簡単な説明

第1図は本発明を実施したパケット処理装置のブロック図、

第2図は本発明のパケット処理装置の各装置の接続情報の配備を示す図、

第3図は本発明によるパケット処理装置におけるバス接続制御方式の一例の接続図、

第4図は本発明のパケット処理装置の動作シーケンスを示す図、

第5図は2バス形パケット処理装置として構成した本発明の異なる実施例のブロック図、

第6図は従来のマルチプロセッサ形パケット処理装置の一例のブロック図である。

第1図において、1は回線対応部(LU)、2はデータ転送処理プロセッサ(DTP)、3は呼制御プロセッサ(CNP)、4は他のパケット処理装置または中継装置との通信を行うための、装置間インタ



フェース部 (IFU)、5 は上記各装置を結合するバス、6 はバス競合制御装置、21 はデータ転送用プロセッサのCPU、22 はデータ転送用プロセッサのメモリ、31 は呼制御プロセッサのCPU、32 は呼制御プロセッサのメモリ、13、23、33 及び 43 はバスインタフェース装置である。

第2図において、11 は加入者回線対応部内に設けられた呼制御メモリ、221 はデータ転送処理プロセッサのメモリ内の呼制御メモリ、321 は呼制御プロセッサのメモリ内の呼制御メモリ、322 は呼制御プロセッサのメモリ内の、パーチャルコール数カウンタ、41 は装置間インタフェース部内の呼制御メモリである。第3図において101 は回線対応部A (LU-A)、102 はデータ転送処理プロセッサB (DTP-B)、103 は競合制御装置 (アビタ)、104 はアドレスバス、105 はデータバス、106 は同期バス、107 は信号線である。

第4図において、LU-A は端末Aを収容する回線対応部、LU-B は端末Bを収容する回線対応部、CNP は呼処理プロセッサ、DTP- $\phi$ 1 はデータ転送

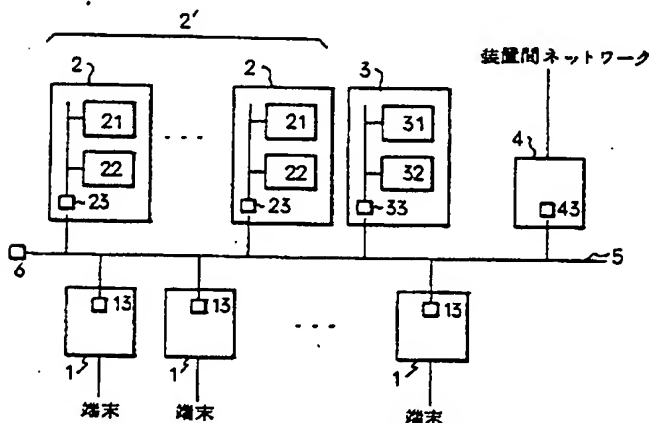
処理プロセッサを示し、CR は発呼要求パケット、CN は着呼パケット、CA は着呼受付パケット、CC は接続完了パケット、DT はデータパケット、CQ は復旧要求パケット、CI は切断指示パケット、CF は切断確認パケットであり、また、CN ( $\phi$ 1)、CC ( $\phi$ 1) はそれぞれ呼制御プロセッサによつて割り当てられたデータ転送処理プロセッサ番号 ( $\phi$ 1) を付与した、着呼パケット、接続完了パケットを示す。

第5図において、LU は回線対応部、DTP はデータ転送処理プロセッサ、CNP は呼制御プロセッサ、A1、A2 はバス競合制御装置、IFU は装置間インタフェース部、CH はデータ転送バスアクセス用チャネル装置を示す。

第6図において、1A~3A は呼処理プロセッサ、4A~6A は回線対応部、a~c は加入者回線を示す。また、 $\alpha$ 、 $\beta$  はそれぞれ異なつたパーチャルコールに属するパケットの転送経路を示す。

特許出願人 日本電信電話株式会社

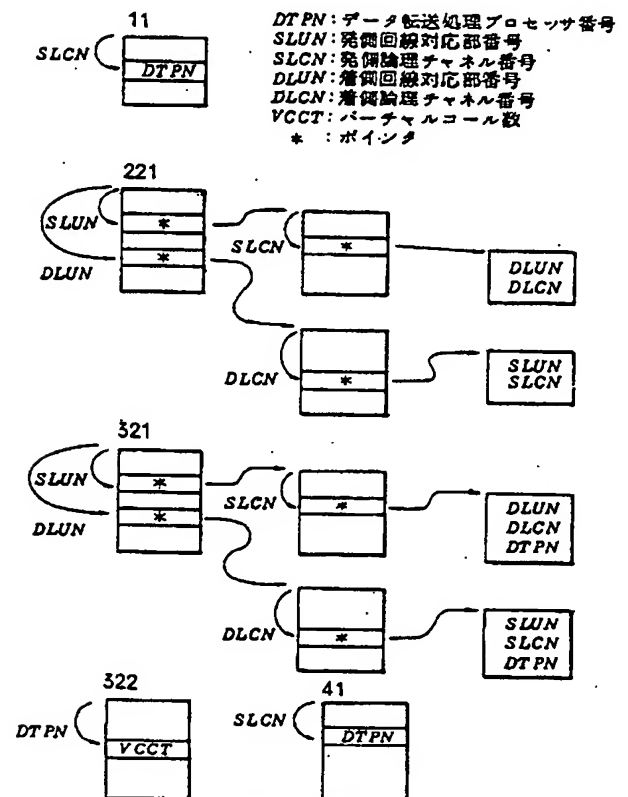
代理人 弁理士 玉 島 久 五 郎 (外2名)



- 1: 回線対応部 (LU)  
2: データ転送処理プロセッサ (DTP)  
3: 呼制御プロセッサ (CNP)  
4: 装置間インタフェース部 (IFU)  
5: バス  
6: バス競合制御装置  
21: データ転送処理プロセッサ (DTP) のCPU  
22: データ転送処理プロセッサ (DTP) のメモリ  
31: 呼制御プロセッサ (CNP) のCPU  
32: 呼制御プロセッサ (CNP) のメモリ  
13, 23, 33, 43: インタフェース装置

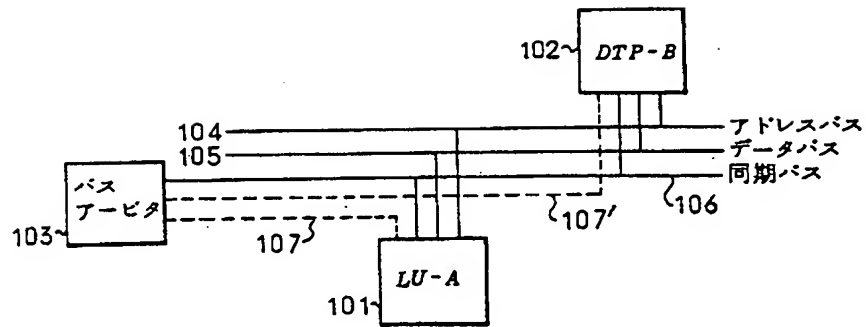
本発明を実施したパケット処理装置のブロック図

第 1 図



本発明によるパケット処理装置の各装置における接続情報の配属を示す図

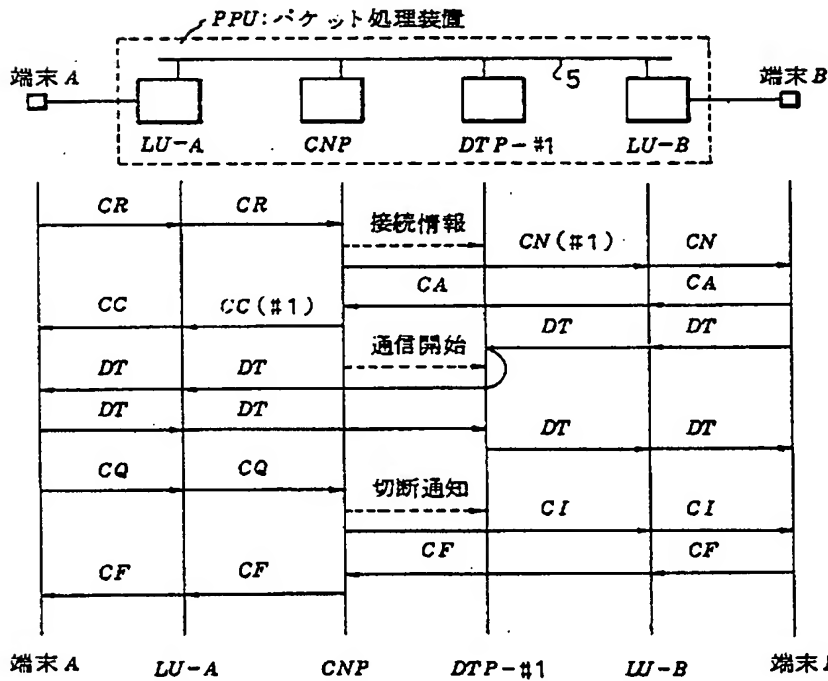
第 2 図



- 101: 回線対応部 (LU-A)  
 102: データ転送処理プロセッサ (DTP-B)  
 103: バス競合制御装置 (バスアビタ)  
 104: アドレスバス  
 105: データバス  
 106: 同期バス  
 107, 107': 信号線

第1図におけるバス接続制御方式の一例の接続図

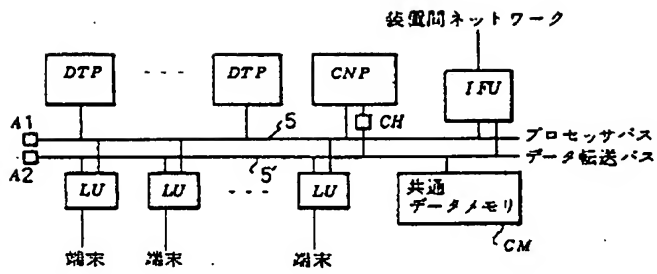
第 3 図



- LU-A: 回線対応部 A  
 LU-B: 回線対応部 B  
 CNP: 呼制御プロセッサ  
 DTP-#1: データ転送処理プロセッサ (#1番)

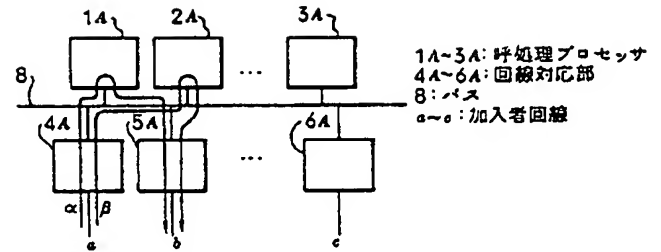
本発明によるパケット処理装置の動作シーケンスを示す図

第 4 図



LU: 回線対応部  
 DTP: データ転送処理プロセッサ  
 CNP: 呼制御プロセッサ  
 A1, A2: バス結合制御装置  
 IFU: 装置間インタフェース部  
 CH: データ転送バスアクセス用チャネル装置

2. バス形パケット処理装置構成例  
 第 5 図



従来のマルチプロセッサ形パケット処理装置  
 の一例のブロック図

第 6 図